

# EUROPEAN PATENT OFFICE

## Patent Abstracts of Japan

PUBLICATION NUMBER : 05129473  
PUBLICATION DATE : 25-05-93

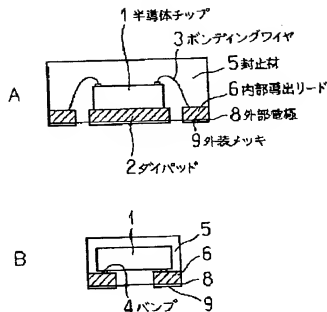
APPLICATION DATE : 06-11-91  
APPLICATION NUMBER : 03289882

APPLICANT : SONY CORP;

INVENTOR : FUKAZAWA HIROYUKI;

INT.CL. : H01L 23/28 H01L 23/12 H01L 23/50

TITLE : RESIN-SEALED SURFACE-MOUNTING SEMICONDUCTOR DEVICE



**ABSTRACT :** **PURPOSE:** To reduce the size and thickness of the title semiconductor device while a mechanism which prevents the deformation of external electrodes or fluctuation of the electrodes at the machining time is secured by using the rear sections of inner leads connected to internal wiring as external electrodes at the time of directly mounting the semiconductor device.

**CONSTITUTION:** A semiconductor chip 1 is placed on the die pad 2 of a lead frame. After electrically connecting the chip 1 to inner leads 6, the rear of which become external electrodes 8, through bonding wires 3, the upper part is sealed with a resin. Similarly, the chip 1 is electrically connected to the leads through bumps 4. In other words, the rear of the electrically connected inner leads 6 are used as the electrical connecting sections 8 of the semiconductor device to the outside. Therefore, the size of the semiconductor device can be reduced to nearly the same size as that of the chip 1. In addition, the thickness of the semiconductor device can also be reduced.

COPYRIGHT: (C) JPO

# EUROPEAN PATENT OFFICE

## Patent Abstracts of Japan

PUBLICATION NUMBER : 05129473  
PUBLICATION DATE : 25-05-93

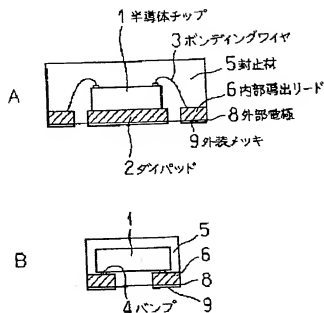
APPLICATION DATE : 06-11-91  
APPLICATION NUMBER : 03289882

APPLICANT : SONY CORP;

INVENTOR : FUKAZAWA HIROYUKI;

INT.CL. : H01L 23/28 H01L 23/12 H01L 23/50

TITLE : RESIN-SEALED SURFACE-MOUNTING SEMICONDUCTOR DEVICE



ABSTRACT : PURPOSE: To reduce the size and thickness of the title semiconductor device while a mechanism which prevents the deformation of external electrodes or fluctuation of the electrodes at the machining time is secured by using the rear sections of inner leads connected to internal wiring as external electrodes at the time of directly mounting the semiconductor device.

CONSTITUTION: A semiconductor chip 1 is placed on the die pad 2 of a lead frame. After electrically connecting the chip 1 to inner leads 6, the rear of which become external electrodes 8, through bonding wires 3, the upper part is sealed with a resin. Similarly, the chip 1 is electrically connected to the leads through bumps 4. In other words, the rear of the electrically connected inner leads 6 are used as the electrical connecting sections 8 of the semiconductor device to the outside. Therefore, the size of the semiconductor device can be reduced to nearly the same size as that of the chip 1. In addition, the thickness of the semiconductor device can also be reduced.

COPYRIGHT: (C) JPO

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-129473

(43) 公開日 平成5年(1993)5月25日

(51) Int. Cl.<sup>3</sup>

識別記号

庁内整理番号

F 1

技術表示箇所

H 0 1 L 23/28

J 8617-4M

23/12

23/28

A 8617-4M

23/50

N 9272-4M

7352-4M

H 0 1 L 23/12

L

審査請求 未請求 請求項の数3(全6頁) 最終頁に続く

(21) 出願番号 特願平3-289882

(22) 出願日 平成3年(1991)11月6日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 斎藤 博之

東京都品川区北品川6丁目7番35号ソニー

株式会社内

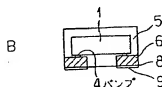
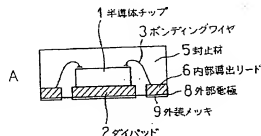
(74) 代理人 弁理士 高橋 光男

(54) 【発明の名称】 樹脂封止表面実装型半導体装置

(57) 【要約】

【目的】 小型化、薄型化可能な半導体装置を提供する。

【構成】 内部導出リード6とダイパッド2が同一半面にあるリードフレームを用い、半導体チップ1とボンディングワイヤ3あるいはパンプ4により電氣的に接続されている内部導出リード6の端面を、半導体装置の外部との電氣的接続部分として機能する外部電極8とする。



【特許請求の範囲】

【請求項1】 半導体素子を搭載し、その素子表面の電極を内部導出リードに接続し、その配線部および前記半導体素子部を樹脂封止する樹脂封止表面実装型半導体装置において、

前記内部配線の接続される内部導出リードの端面部が、直接半導体装置を装着する際の外部電極となることを特徴とする樹脂封止表面実装型半導体装置。

【請求項2】 半導体素子の裏面に直接あるいは封止樹脂以外の樹脂材料を介して、半導体装置の外側に露出していることを特徴とする請求項1記載の樹脂封止表面実装型半導体装置。

【請求項3】 半導体素子の裏面あるいは封止樹脂以外の樹脂材料を介した面が、外部電極の面よりも一段高く形成されていることを特徴とする請求項1記載の樹脂封止表面実装型半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は樹脂封止された表面実装型半導体装置に関するものである。

【0002】

【従来の技術】 従来、表面実装型半導体装置は図10にその一例の断面図で示すように、金属（例えば、42% Ni / Fe合金で、板厚0.1〜0.3mm）でできたリードフレームのダイパッド2に半導体チップ1を搭載し、図10Aに示すように、ボンディングワイヤ3により内部導出リード6に電気的に接続するが、あるいは図10Bに示すように、バンパ4と呼ばれる接続電極によって直接内部導出リード6に電気的に接続する。そして、これらを用いた樹脂封止などの封止材5で封止した後、外部導出リード7および外部電極8を所要の形状に曲げ形成している。

【0003】 そして、図11Aに断面図で示すように、基板12のバターンに半田ペースト13を、あるいは図11Bに示すように、基板12に接着剤14を塗布しておき、これに表面実装型半導体装置を位置合わせして載せる。この基板12を、図11Aのように半田ペースト13を使用した場合には、熱風あるいは赤外線などにより加熱し半田付けする。一方、図11Bのように接着剤14を使用した場合には、半田槽に浸漬して半田付けを行う。

【0004】 しかしながら、前述した表面実装型半導体装置は、図10A、Bに示す封止材5の外側において、外部導出リード7および外部電極8を曲げ加工しているため、この加工精度のバラつきおよび成形後の外部からの力により、図12Aの斜視図に示すように、半導体装置の封止材5の底面に対する外部電極8の下面の高さ方向の位置のバラつきおよび図12Bの平面図に示すように、横方向への外部導出リード7および外部電極8の歪みが生じやすい。これらが原因となって前述の基板実装

時、好適な表面実装ができなくなる。または、電気的に導通できなくなるという課題が発生した。

【0005】 そこで、この課題を解消するため、図13に示した特開平3-3354号公報に開示されている半導体装置のように、外部電極8を封止材5の底面と同一面で、かつ底面と並行に導出した形状が提案されている。

【0006】

【発明が解決しようとする課題】 ところで、近年、電子機器が小型化、薄型化されるにしたがって、使用される半導体装置もできるだけ小型化、薄型化をはかるように要求され、現在では封止材の大きさが内部に搭載されている半導体チップの大きさと近くなってきており、また、厚みも1.0mm以下の薄型半導体装置が実用化されてきている。しかし、このような小型、薄型半導体装置において、前述の図13に示す特開平3-3354号公報に記載されているような形状では、大きさも半導体チップサイズよりはるかに大きくなってしまったり、厚さも厚くなってしまったりという課題が発生した。この発明は、外部電極の歪みあるいは加工時のバラつきを防止する機構を保持しながら、しかも、小型化、薄型化可能な樹脂封止表面実装型半導体装置を提供することを目的とする。

【0007】

【課題を解決するための手段】 先に述べたような課題を解決するために、この発明は、内部導出リードとダイパッドが同一平面にあるリードフレームを用い、半導体チップとボンディングワイヤあるいはバンパにより電気的に接続される内部導出リードの端面を、半導体装置の外部との電気的接続部分すなわち外部電極とした。

【0008】

【作用】 したがってこの発明の樹脂封止表面実装型半導体装置は、内部導出リードとダイパッドが同一平面にあるリードフレームを用い、半導体チップとボンディングワイヤあるいはバンパにより電気的に接続される内部導出リードの裏面に半導体装置の外部との電気的接続部分すなわち外部電極としたので、半導体装置の大きさを半導体チップの大きさとほぼ同じ大きさまで小さくすることができ、また、半導体装置の厚みを薄くすることができ、

【0009】

【実施例】 以下、この発明の実施例の樹脂封止表面実装型半導体装置を図面とともに詳述する。図1に第1の実施例の断面図を示す。まず、図1Aは、厚さ0.1〜0.3mmのリードフレームのダイパッド2に半導体チップ1を載置し、半導体チップ1と端面が外部電極8となる内部導出リード6とをボンディングワイヤ3で電気的に接続させて、その上部を樹脂封止した構造となっている。図1Bは、同様に半導体チップ1と内部導出リード6とをバンパ4で電気的に接続をさせている例を示す。

す。ボンディングワイヤ3による電気的接続法よりパンブ4による電気的接続の方が、その構造上封止材5の大きさをさらに小さくできるという利点があるが、リードフレームの板厚が薄いほど半導体チップ1の下面の樹脂の厚みも薄くなるため、樹脂封止時のボイド（気泡）などの不具合が発生しやすくなる。

【0010】第1の実施例の半導体装置の作成方法を図2、図3の断面図を用いて簡単に説明する。まず、第1の作成方法を図2の断面図で説明する。図2Aに示すように、従来の同様の方法でダイパッド2と内部導出リード6が同一平面上にあるリードフレームを用い、半導体チップ1を載置後その半導体チップ1と内部導出リード6とをボンディングワイヤ3により電気的に接続を行う。つぎに、エポキシ樹脂などの封止材5を用いて封止する。そして、半導体装置の裏面樹脂部を削り取り図3Bに示す形状にする。その後、基板実装を行う際の半田付け性をよくするために、外部電極8の露出した部分に半田などの外装メッキ9を施すことにより図2Cのようになる。こうしてできた半導体装置の外部導出リード7の外側の余分な部分を金型などを用いて切断すると図2Dに示す本実施例の半導体装置が得られる。つぎに、第2の作成方法を図3の断面図で説明する。第1の作成方法と同様に、半導体チップ1を載置して電気的に接続した後、上面にのみキビティ（張り込み）のある金型で樹脂封止を行うことにより、図3Aに示す形状となる。この後、第1の作成方法と同様に、外装メッキ9および外部導出リード7の切断を行うことにより、図3Bに示す本実施例の半導体装置が得られる。この作成方法の場合、樹脂封止時のバリなどが外装メッキ9を施すこととしている部分に付着していることがあるため、外装メッキ9を施す前に高圧水などによりバリ取りという前処理が必要となるが、第1の作成方法のような硬い封止樹脂を削り取るという作業は省略できる。

【0011】図4に第2の実施例の断面図を示す。構造的には第1の実施例3ほどほとんど変わらないが、半導体チップを載置するダイパッド2および外部電極8の厚みが極めて非常に薄い（約10～30μm）導体で構成されている。本実施例の構造は第1の実施例に比べ半導体装置の厚みを数μmも薄くすることが可能となる。また、半導体チップ1の裏面に、直接あるいは金属部分を介して外部に露出している構造となっているので、基板実装後、使用時に半導体装置から発生する熱を逃がしやすいという利点もある。この第2の実施例の半導体装置の作成方法を図5の断面図を用いて簡単に説明する。前述した第1の実施例では、リードフレームを用いたポリイミドなどのフィルム10に銅箔などの薄い導体をラミネートしてダイパッド2、内部導出リード6および外部配線11を形成し、この導体付いたフィルム10に、前述の方法と同様に半導体チップ1を載置し

て電気的に接続を行い、樹脂封止および外装メッキ9を施すと図5Bにその断面図を示す構造になる。さらに、加熱などを施しながらフィルム10を剥離すると図5Cに示すような本実施例の構造となる。なお、本実施例に用いられる外部電極8の外側に、フィルム10を剥離する際に導体の余分な部分が同時に切断してしまいうように、図5Dの平面図に示したように外部電極に接続される外部配線11をあらかじめ細くしておくといふ。

【0012】図6に第3の実施例の断面図を示す。第3の実施例では半導体チップ1を載置するダイパッド2の下にポリイミドなどのフィルム10を有する。その外には前述してきた実施例と変わるところはないが、本実施例の場合、基板実装時の接続部分となる外部電極8の底面の高さに対し、外部電極8の厚さの分だけ高いところにフィルム10があるため、基板実装後のフラックスの洗浄効果があるという利点がある。また、半導体装置の中央に半導体チップ1の裏面と電気的に接続される部分がないので、基板実装時に発生するショートなどの不具合をまねかないという利点もある。なお、本実施例ではダイパッドが存在する図で説明してしたが、実施に際しては必ずしも必要とは限らない。第3の実施例の半導体装置の作成方法を図7の断面図を用いて簡単に説明する。第3の実施例では、図7Aに示すような部分的に穴の開いたポリイミドなどのフィルム10に銅箔などの薄い導体をラミネートしてダイパッド2、内部導出リード6および外部配線11を形成し、この導体付いたフィルム10に、前述の方法と同様に半導体チップ1を載置して電気的に接続を行い、樹脂封止および外装メッキ9を施すと図7Bにその断面図を示す構造になる。さらに、加熱などを施しながら半導体装置周辺のフィルム10を剥離すると図7Cに示すような本実施例の構造となる。なお、第2の実施例と同様に外部電極8の外側の外部配線11を、フィルム10を剥離する際、切断しやすいようにあらかじめ細くしておくといふ。

【0013】さらに、第4および第5の実施例として、図8に断面図を示すように、外部電極8を2重に配置した構造も、前述してきた実施例より容易に作成される。本実施例の構造の場合、前述の実施例より半導体装置の大きさは少し大きくなるが、外部電極8間十の隙間が広くできるために基板実装時の半田によるブリッジ（電極間ショート）が発生しにくいという利点がある。

【0014】また、第6の実施例として図6の断面図に示した第3の実施例において、完成した半導体装置の中央部にあるフィルム10を除去することにより、図9に断面図に示すように、半導体チップ1の裏面部あるいは封止材5以外樹脂材料を介した面が、外部電極8の下面よりさらに高くできるので、第3の実施例のところで述べた地盤実装時の洗浄効果がよりあるという利点がある。

【0015】

5

【発明の効果】以上の説明から明らかなように、この発明の半導体装置では内部導出リードの接続点の裏面を半導体装置の外部電極としたので、半導体チップの大きさに近い寸法の半導体装置を提供できる。また、厚みに關しても、約0.5mm前後の厚みの半導体装置を提供できる。

【図面の簡単な説明】

【図1】この発明の第1の実施例の断面図。

【図2】第1の実施例の半導体装置の第1の作成方法を説明する断面図。

【図3】第1の実施例の半導体装置の第2の作成方法を説明する断面図。

【図4】この発明の第2の実施例の断面図。

【図5】第2の実施例の半導体装置の作成方法を説明する断面図。

【図6】この発明の第3の実施例の断面図。

【図7】第3の実施例の半導体装置の作成方法を説明する断面図。

【図8】この発明の第4および第5の実施例の断面図で、Aは第4の実施例、Bは第5の実施例である。

【図9】この発明の第6の実施例の断面図。

6

【図10】従来例の表面実装型半導体装置の断面図。

【図11】従来例の表面実装型半導体装置を基板に実装した状態の断面図。

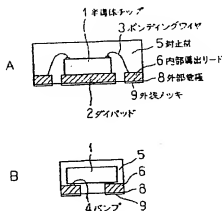
【図12】従来例の表面実装型半導体装置の外部導出リードの変形状態を示した説明図で、Aは斜視図、Bは平面図である。

【図13】従来例の表面実装型半導体装置の断面図である。

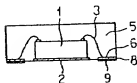
【符号の説明】

- 1 半導体チップ
- 2 ダイパッド
- 3 ボンディングワイヤ
- 4 パンプ
- 5 封止材
- 6 内部導出リード
- 7 外部導出リード
- 8 外部電極
- 9 外装メッキ
- 10 フィルム
- 11 外部配線

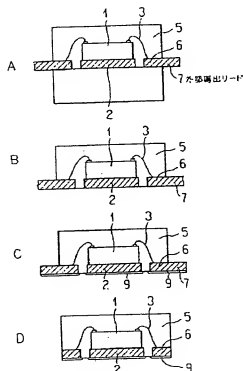
【図1】



【図4】



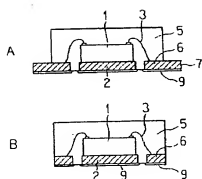
【図2】



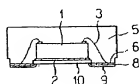
(5)

特開平5-129473

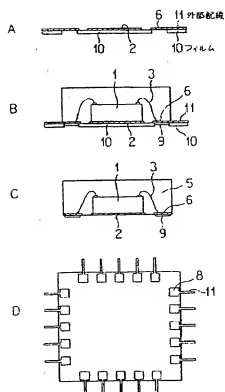
【図3】



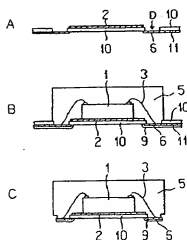
【図6】



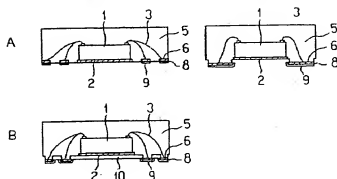
【図5】



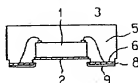
【図7】



【図8】



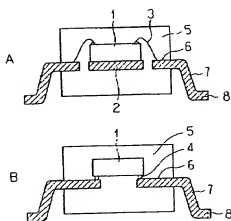
【図9】



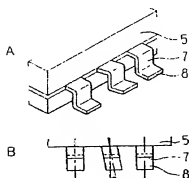
(6)

特開平5-129473

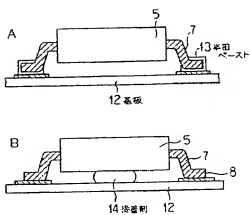
【図10】



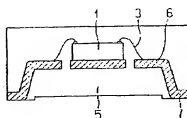
【図12】



【図11】



【図13】



フロントページの続き

(51) Int. Cl.<sup>4</sup>  
H01L 23/50

識別記号 庁内整理番号  
G 9272-4M  
R 9272-4M

F I

技術表示箇所